

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 1月24日
Date of Application:

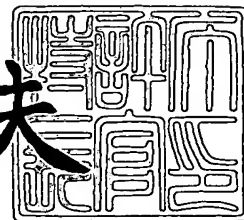
出願番号 特願2003-016370
Application Number:
[ST. 10/C]: [JP2003-016370]

出願人 NECエレクトロニクス株式会社
Applicant(s):

2003年10月20日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3086010

【書類名】 特許願

【整理番号】 74112766

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 29/00

【発明の名称】 電圧制御発振器

【請求項の数】 9

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地 N E C エレ
クトロニクス株式会社内

【氏名】 村松 良徳

【特許出願人】

【識別番号】 302062931

【氏名又は名称】 N E C エレクトロニクス株式会社

【代理人】

【識別番号】 100090158

【弁理士】

【氏名又は名称】 藤巻 正憲

【電話番号】 03-3539-5651

【手数料の表示】

【予納台帳番号】 009782

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0216549

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電圧制御発振器

【特許請求の範囲】

【請求項 1】 第 1 及び第 2 の出力端子を備えこの第 1 及び第 2 の出力端子から相補の交流信号を発振する共振部と、前記第 1 及び第 2 の出力端子から出力された信号を夫々ハイの電位を第 1 の電位、ロウの電位を前記第 1 の電位より低い第 2 の電位に固定する増幅部と、を有し、前記共振部は、前記第 1 及び第 2 の出力端子間に接続されたインダクタと、このインダクタに並列に接続された第 1 の可変キャパシタと、一方の電極が前記第 1 の出力端子に接続された第 2 の可変キャパシタと、一方の電極が前記第 2 の出力端子に接続された第 3 の可変キャパシタと、前記第 2 の可変キャパシタの他方の電極をフローティング状態にするか第 3 の電位を印加するかを切替える第 1 のスイッチと、前記第 2 の可変キャパシタの他方の電極をフローティング状態にするか前記第 3 の電位とは異なる第 4 の電位を印加するかを切替える第 2 のスイッチと、前記第 3 の可変キャパシタの他方の電極をフローティング状態にするか前記第 3 の電位を印加するかを切替える第 3 のスイッチと、前記第 3 の可変キャパシタの他方の電極をフローティング状態にするか前記第 4 の電位を印加するかを切替える第 4 のスイッチと、を有し、前記第 1 及び第 3 のスイッチが相互に連動して前記第 2 及び第 3 の可変キャパシタの他方の電極を共にフローティング状態にするか第 3 の電位を印加し、前記第 2 及び第 4 のスイッチが相互に連動して前記第 2 及び第 3 の可変キャパシタの他方の電極を共にフローティング状態にするか第 4 の電位を印加することを特徴とする電圧制御発振器。

【請求項 2】 前記第 1 の可変キャパシタが、制御電圧が入力され、この制御電圧に応じて容量が変化するバラクタ素子であることを特徴とする請求項 1 に記載の電圧制御発振器。

【請求項 3】 前記第 2 及び第 3 の可変キャパシタが、制御電圧が入力され、この制御電圧に応じて容量が変化するバラクタ素子であることを特徴とする請求項 1 又は 2 に記載の電圧制御発振器。

【請求項 4】 前記第 3 の電位が前記第 4 の電位よりも高く、前記第 1 及び

第3のスイッチがPチャネルトランジスタであり、前記第2及び第4のスイッチがNチャネルトランジスタであることを特徴とする請求項1乃至3のいずれか1項に記載の電圧制御発振器。

【請求項5】 前記第1及び第3の電位が電源電位であり、前記第2及び第4の電位が接地電位であることを特徴とする請求項1乃至4のいずれか1項に記載の電圧制御発振器。

【請求項6】 前記インダクタが基板上に形成されたスパイラルインダクタであることを特徴とする請求項1乃至5のいずれか1項に記載の電圧制御発振器。

【請求項7】 前記増幅部が、ソース・ドレインの一方に前記第1の電位が印加され他方が前記第1の出力端子に接続されゲートが前記第2の出力端子に接続された第1のPチャネルトランジスタと、ソース・ドレインの一方に前記第1の電位が印加され他方が前記第2の出力端子に接続されゲートが前記第1の出力端子に接続された第2のPチャネルトランジスタと、ソース・ドレインの一方に前記第2の電位が印加され他方が前記第1の出力端子に接続されゲートが前記第2の出力端子に接続された第1のNチャネルトランジスタと、ソース・ドレインの一方に前記第2の電位が印加され他方が前記第2の出力端子に接続されゲートが前記第1の出力端子に接続された第2のNチャネルトランジスタと、を有することを特徴とする請求項1乃至6のいずれか1項に記載の電圧制御発振器。

【請求項8】 前記第2及び第3の可変キャパシタ並びに前記第1乃至第4のスイッチからなる容量スイッチ部が複数設けられており、これらの容量スイッチ部が前記第1及び第2の出力端子間に相互に並列に接続されていることを特徴とする請求項1乃至7のいずれか1項に記載の電圧制御発振器。

【請求項9】 フェーズ・ロックド・ループ回路のローカルオシレータであることを特徴とする請求項1乃至8のいずれか1項に記載の電圧制御発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、並列LCタンク回路の共振現象を利用した電圧制御発振器に関し、

特に、容量スイッチを備え発信周波数を段階的に変化させることができる電圧制御発振器に関する。

【0002】

【従来の技術】

従来、周波数通倍及び位相同期を目的として使用されるフェーズ・ロックド・ループ（PLL：Phase Locked Loop）回路のローカルオシレータ（LO）として、リングオシレータ等の電圧制御発振器（VCO：Voltage Controlled Oscillator）が使用されてきた。

【0003】

これに対して、近時、このようなローカルオシレータとして、並列LCタンク回路の共振現象を利用した電圧制御発振器（LC-VCO）が使用されている。このLC-VCOにおいては、インダクタと可変キャパシタとが相互に並列に接続されて並列LCタンク回路が形成されており、この並列LCタンク回路の共振現象により、周波数が共振周波数である交流信号を発振するようになっている。共振周波数とは、並列LCタンク回路のインピーダンスが無限大となる周波数をいい、共振現象とは、並列LC回路においてインダクタ及び可変キャパシタに電流が交互に流れる現象をいう。また、可変キャパシタにはバラクタ素子等が使用され、印加される制御電圧に応じて容量が変化するようになっている。インダクタのインダクタンスをLとし、可変キャパシタの容量をCとすると、共振周波数fは下記数式1により与えられる。下記数式1より、可変キャパシタの容量Cを増加させれば、共振周波数fが減少することがわかる。

【0004】

【数1】

$$f = \frac{1}{2\pi\sqrt{LC}}$$

【0005】

リングオシレータ等を使用した従来のVCOと比較して、LC-VCOには以下に示す利点がある。第1に、LC-VCOは、リングオシレータ等を使用した従来のVCOと比較して雑音が小さい。これは、LC-VCOは並列LCタンク

回路の共振を基本原理としているため、雑音の原因となるトランジスタの数が少ないことに起因する。このため、LC-VCOは、高速光通信、携帯電話、無線LAN等に好適である。第2に、LC-VCOはLC回路の共振を基本原理としているため、トランジスタにより構成され論理ゲート遅延を利用したVCOよりも高発振周波数を得やすい。第3に、制御電圧に対する発振周波数の可変幅が小さい。このため、チューニング感度が低く、制御電圧の変動に起因する発振周波数の変動が少なく、この結果、雑音が低い。

【0006】

一方、LC-VCOの欠点として、前述のチューニング感度の低さが挙げられる。前述の如く、チューニング感度の低さは、雑音に対しては有利に働くが、発振周波数の可変幅が小さくなるため、所望の発振周波数を実現するLC-VCOの設計が困難になる。

【0007】

この欠点を克服するために、容量スイッチを設けたLC-VCOが提案されている（例えば、非特許文献1参照。）。図6は従来の容量スイッチを設けたLC-VCOを示す等価回路図である。また、図7は横軸に可変キャパシタに印加される制御電圧をとり、縦軸にLC-VCOの発振周波数をとって、この従来のLC-VCOにおける発振周波数の可変幅を示すグラフ図である。

【0008】

図6に示すように、この従来のLC-VCO 101は、電源電位配線VCC及び接地電位配線GNDに接続されている。LC-VCO 101には、電源電位配線VCCから接地電位配線GNDに向かって、負性抵抗部2、LC回路部104、負性抵抗部3がこの順に配置されている。

【0009】

負性抵抗部2においては、Pチャネルトランジスタ5及び6が設けられている。Pチャネルトランジスタ5におけるソース・ドレインの一方は電源電位配線VCCに接続されており、ソース・ドレインの他方はLC回路部104の出力端子7に接続されており、ゲートは出力端子8に接続されている。また、Pチャネルトランジスタ6におけるソース・ドレインの一方は電源電位配線VCCに接続さ

れており、ソース・ドレインの他方はLC回路部104の出力端子8に接続されており、ゲートは出力端子7に接続されている。

【0010】

LC回路部104において、出力端子7及び8の間には、インダクタ9が設けられている。また、出力端子7及び8の間には、インダクタ9と並列に、可変キャパシタ10及び11が直列に接続されている。可変キャパシタ10及び11は入力される制御電圧に応じて容量が変化するキャパシタであり、具体的にはバラクタ素子である。更に、LC回路部104には、容量スイッチ部116が設けられており、容量スイッチ部116には、キャパシタ112及び113、スイッチ14及び15が設けられている。出力端子7はキャパシタ112の一方の電極112bに接続され、このキャパシタ112の他方の電極112aはスイッチ14の一方の端子に接続され、このスイッチ14の他方の端子は接地電極に接続されている。即ち、スイッチ14は電極112aを接地電極に接続するかフローティング状態とするかを切替えるものである。同様に、出力端子8はキャパシタ113、スイッチ15を介して、接地電極に接続されている。即ち、スイッチ15はキャパシタ113の電極113aを接地電極に接続するかフローティング状態とするかを切替えるものである。スイッチ14及び15はNチャネルトランジスタにより構成されている。

【0011】

負性抵抗部3においては、Nチャネルトランジスタ17及び18が設けられており、Nチャネルトランジスタ17におけるソース・ドレインの一方はLC回路部104の出力端子7に接続されており、ソース・ドレインの他方は接地電位配線GNDに接続されており、ゲートは出力端子8に接続されている。また、Nチャネルトランジスタ18のソース・ドレインの一方は出力端子8に接続されており、ソース・ドレインの他方は接地電位配線GNDに接続されており、ゲートは出力端子7に接続されている。

【0012】

次に、この従来のLC-VCO101の動作について説明する。例えば、LC-VCO101が電源電位配線VCC及び接地電位配線GNDに接続されること

等により、LC回路部104に何らかの電氣的な刺激が印加されると、LC回路部104の共振周波数を周波数とする交流信号を出力端子7及び8から発振する。このとき、出力端子7及び8から出力される信号は相補信号である。

【0013】

但し、LC回路部104のみでは、寄生抵抗による電流の損失が生じるため、発振はいずれ止まってしまう。そこで、電源電位配線VCCに正の電源電位を印加し、接地電位配線GNDに接地電位を印加して、LC-VCO101に電流を供給すると共に、負性抵抗部2及び3を設けることにより、LC回路部104に恒久的に共振波を発振させることができる。即ち、例えば出力端子7がロウになり、出力端子8がハイになると、Pチャネルトランジスタ5がオフになり、Nチャネルトランジスタ17がオンになる。この結果、出力端子7には接地電位が印加される。また、Pチャネルトランジスタ6がオンになり、Nチャネルトランジスタ18がオフになるため、出力端子8には電源電位が印加される。同様に、出力端子7がハイになり、出力端子8がロウになると、出力端子7には電源電位が印加され、出力端子8に接地電位が印加される。これにより、出力端子7及び8からの発振が減衰することなく持続する。

【0014】

そして、可変キャパシタ10及び11に印加する制御電圧を変えることにより、可変キャパシタ10及び11の容量がリニアに変化する。この結果、図7に示すように、制御電圧に応じてLC回路部104の共振周波数が変化し、LC-VCO101から発振される交流信号の周波数を変化させることができる。

【0015】

また、スイッチ14及び15を切換えることにより、容量スイッチ部116全体の容量が変化する。スイッチ14をオフにすると、キャパシタ112におけるスイッチ14側の電極112aが高インピーダンス状態となり、その電位がキャパシタ112における出力端子7側の電極112bの電位とほぼ等しくなるため、キャパシタ112が容量として働かなくなる。同様に、スイッチ15をオフにすると、電極113aが高インピーダンス状態となり、キャパシタ113が容量として働かなくなる。従って、スイッチ14及び15をオフにすると、LC回路

部 104 全体の容量が小さくなり、上記数式 1 により、発振周波数が高くなる。

【0016】

一方、スイッチ 14 をオンにすると、キャパシタ 112 の電極 112 a が接地電極に接続され、キャパシタ 112 が容量として働く。同様に、スイッチ 15 をオンにすると、キャパシタ 113 の電極 113 a が接地電極に接続され、キャパシタ 113 が容量として働く。従って、スイッチ 14 及び 15 をオンにすると、LC 回路部 104 全体の容量が大きくなり、上記数式 1 により、発振周波数が低くなる。このように、スイッチ 14 及び 15 を開閉することにより、発振周波数を非連続的に変化させることができる。

【0017】

この結果、図 7 に示すように、容量スイッチ部 116 により発振周波数を段階的に変化させ、可変キャパシタ 10 及び 11 の制御電圧を変化させて発振周波数を連続的に変化させることにより、容量スイッチ部 116 を設けない場合と比較して、チューニング感度を低く維持して制御電圧の変動による発振周波数の変動を抑制したまま、発振周波数の可変幅を増大させることができる。また、容量スイッチ部 116 を設けることにより、発振周波数の帯域を任意に変化させることができるため、通信システムの誤り訂正等において要求される複数の周波数への対応も容易になる。

【0018】

【非特許文献 1】

A. Kral et al., "RF-CMOS Oscillators with Switched Tuning", IE EE Custom Integrated Circuits Conf., pp.555-558, 1998

【0019】

【発明が解決しようとする課題】

しかしながら、上述の従来の技術には以下に示す問題点がある。図 6 に示す従来の LC-VCO 101 は、スイッチ 14 及び 15 を切換えることにより、図 7 に示すように、発振周波数を 2 段階に変化させ、発振周波数の可変幅をある程度広げることができる。しかし、所詮はスイッチ 14 及び 15 をオン又はオフすることによる 2 水準の切換えしかできないため、発振周波数の可変幅の大きさがま

だ不十分である。

【0020】

本発明はかかる問題点に鑑みてなされたものであって、発振周波数の可変幅が大きい電圧制御発振器を提供することを目的とする。

【0021】

【課題を解決するための手段】

本発明に係る電圧制御発振器は、第1及び第2の出力端子を備えこの第1及び第2の出力端子から相補の交流信号を発振する共振部と、前記第1及び第2の出力端子から出力された信号を夫々ハイの電位を第1の電位、ロウの電位を前記第1の電位より低い第2の電位に固定する増幅部と、を有し、前記共振部は、前記第1及び第2の出力端子間に接続されたインダクタと、このインダクタに並列に接続された第1の可変キャパシタと、一方の電極が前記第1の出力端子に接続された第2の可変キャパシタと、一方の電極が前記第2の出力端子に接続された第3の可変キャパシタと、前記第2の可変キャパシタの他方の電極をフローティング状態にするか第3の電位を印加するかを切替える第1のスイッチと、前記第2の可変キャパシタの他方の電極をフローティング状態にするか前記第3の電位とは異なる第4の電位を印加するかを切替える第2のスイッチと、前記第3の可変キャパシタの他方の電極をフローティング状態にするか前記第3の電位を印加するかを切替える第3のスイッチと、前記第3の可変キャパシタの他方の電極をフローティング状態にするか前記第4の電位を印加するかを切替える第4のスイッチと、を有し、前記第1及び第3のスイッチが相互に連動して前記第2及び第3の可変キャパシタの他方の電極を共にフローティング状態にするか第3の電位を印加し、前記第2及び第4のスイッチが相互に連動して前記第2及び第3の可変キャパシタの他方の電極を共にフローティング状態にするか第4の電位を印加することを特徴とする。

【0022】

本発明においては、インダクタ並びに第1乃至第3の可変キャパシタにより共振部が構成され、この共振部に、増幅部により第1及び第2の電位を供給することにより、周波数が共振部の共振周波数に等しい交流信号を出力することができ

る。このとき、第1及び第2の出力端子から相補の信号が出力される。そして、第1の可変キャパシタの容量を変化させることにより、共振部の共振周波数を連続的に変化させ、出力される交流信号の周波数を連続的に変化させることができる。

【0023】

また、本発明においては、第1乃至第4のスイッチの全てをオフとすることにより、前記第2及び第3の可変キャパシタの他方の電極を高インピーダンス状態とし、第2及び第3の可変キャパシタの容量を極めて小さくすることができる。これにより、共振部全体の容量値が小さくなり、第1及び第2の出力端子から発振される交流信号の周波数が高くなる。このときの交流信号の周波数を第1の周波数とする。また、第1及び第3のスイッチをオンとすると共に第2及び第4のスイッチをオフとすることにより、第2及び第3の可変キャパシタの他方の電極に第3の電位を印加し、第2及び第3の可変キャパシタの容量を所定の値とすることができる。これにより、前述の第1乃至第4のスイッチの全てをオフとした場合と比較して、共振部全体の容量値が大きくなり、交流信号の周波数を、前記第1の周波数よりも高い第2の周波数とすることができる。更に、第1及び第3のスイッチをオフとすると共に第2及び第4のスイッチをオンとすることにより、第2及び第3の可変キャパシタの他方の電極に第4の電位を印加し、第2及び第3の可変キャパシタの容量を他の所定の値とすることができる。これにより、交流信号の周波数を、前記第1の周波数よりも高く第2の周波数とは異なる第3の周波数とすることができる。この結果、第1及び第2の出力端子から発振される交流信号の周波数を3段階に変化させることができる。このため、交流信号の周波数の可変幅を増大させることができる。

【0024】

また、前記第1の可変キャパシタが、制御電圧が入力され、この制御電圧に応じて容量が変化するバラクタ素子であることが好ましく、前記第2及び第3の可変キャパシタが、制御電圧が入力され、この制御電圧に応じて容量が変化するバラクタ素子であることが好ましい。これにより、占有面積が小さい可変キャパシタを実現することができる。

【0025】

更に、前記第2及び第3の可変キャパシタ並びに前記第1乃至第4のスイッチからなる容量スイッチ部が複数設けられており、これらの容量スイッチ部が前記第1及び第2の出力端子間に相互に並列に接続されていてもよい。これらの複数の容量スイッチ部を相互に独立して制御することにより、出力される交流信号の周波数を4段階以上に変化させることができる。

【0026】

【発明の実施の形態】

以下、本発明の実施形態について添付の図面を参照して具体的に説明する。図1は本実施形態に係るLC-VCOを示す等価回路図であり、図2は可変キャパシタとして使用するバラクタ素子を示す等価回路図であり、図3は、横軸にバラクタ素子に印加される端子間電圧、即ち、SD端子に対するG端子の電位をとり、縦軸にこのバラクタ素子の容量値をとって、バラクタ素子の容量値の電圧依存性を示すグラフ図であり、図4は横軸に可変キャパシタに印加される制御電圧をとり縦軸にLC-VCOの発振周波数をとって本実施形態に係るLC-VCOの発振周波数の可変幅を示すグラフ図である。また、図5(a)乃至(f)は、夫々横軸に制御電圧をとり縦軸に発振周波数をとってLC-VCOの発振周波数の可変幅を示すグラフ図であり、(a)乃至(c)は従来のLC-VCOの可変幅を示し、(d)乃至(f)は本実施形態に係るLC-VCOの可変幅を示す。

【0027】

図1に示すように、本実施形態に係る電圧制御発振器であるLC-VCO1は、電源電位配線VCC及び接地電位配線GNDに接続されている。LC-VCO1は、例えば半導体基板（図示せず）上に集積回路として形成されており、例えば、周波数逡倍及び位相同期を目的として使用されるフェーズ・ロックド・ループ回路（PLL回路）のローカルオシレータ（LO）として使用される。

【0028】

本実施形態に係るLC-VCO1には、電源電位配線VCCから接地電位配線GNDに向かって、負性抵抗部2、共振部としてのLC回路部4、負性抵抗部3がこの順に配置されている。負性抵抗部2及び3の構成は、前述の従来のLC-

V C O 1 0 1 (図 6 参照) に設けられている負性抵抗部 2 及び 3 と同じである。
なお、負性抵抗部 2 及び 3 により増幅部が形成されている。

【 0 0 2 9 】

L C 回路部 4 においては、負性抵抗部 2 の P チャネルトランジスタ 5 のソース・ドレインのうち電源電位配線 V C C に接続されていない側、及び負性抵抗部 3 の N チャネルトランジスタ 1 7 のソース・ドレインのうち接地電位配線 G N D に接続されていない側に接続された出力端子 7 が設けられている。また、負性抵抗部 2 の P チャネルトランジスタ 6 のソース・ドレインのうち電源電位配線 V C C に接続されていない側、及び負性抵抗部 3 の N チャネルトランジスタ 1 8 のソース・ドレインのうち接地電位配線 G N D に接続されていない側に接続された出力端子 8 が設けられている。出力端子 7 及び 8 は L C 共振部 4 の出力信号を、相補信号として出力するものである。

【 0 0 3 0 】

また、この出力端子 7 と出力端子 8 との間には、インダクタ 9 が接続されている。インダクタ 9 は例えば、半導体基板上に設けられた多層配線層のうち最上層の配線層に形成されたスパイラルインダクタである。更に、出力端子 7 と出力端子 8 との間には、可変キャパシタ 1 0 及び 1 1 が直列に接続されている。即ち、可変キャパシタ 1 0 及び 1 1 からなる回路は、インダクタ 9 に並列に接続されている。可変キャパシタ 1 0 及び 1 1 は入力される制御電圧に応じて容量が変化するキャパシタであり、例えばバラクタ素子である。可変キャパシタ 1 0 と可変キャパシタ 1 1 の間のノード N 1 には、制御電圧が入力されるようになっている。

【 0 0 3 1 】

更にまた、L C 回路部 4 には、出力端子 7 及び 8 に接続された容量スイッチ部 1 6 が設けられており、容量スイッチ部 1 6 には、可変キャパシタ 1 2 及び 1 3 、並びにスイッチ 1 4 、1 5 、1 9 及び 2 0 が設けられている。可変キャパシタ 1 2 の一方の電極は出力端子 7 に接続され、他方の電極はノード N 2 に接続されている。ノード N 2 と接地電位配線 G N D との間にはスイッチ 1 4 が設けられており、ノード N 2 と電源電位配線 V C C との間にはスイッチ 1 9 が設けられている。即ち、スイッチ 1 4 はノード N 2 を接地電位配線 G N D に接続するかフロー

ティング状態とするかを切替えるものであり、スイッチ19はノードN2を電源電位配線VCCに接続するかフローティング状態とするかを切替えるものである。また、可変キャパシタ13の一方の電極は出力端子8に接続され、他方の電極はノードN3に接続されている。ノードN3と接地電位配線GNDとの間にはスイッチ15が設けられており、ノードN3と電源電位配線VCCとの間にはスイッチ20が設けられている。即ち、スイッチ15はノードN3を接地電位配線GNDに接続するかフローティング状態とするかを切替えるものであり、スイッチ20はノードN3を電源電位配線VCCに接続するかフローティング状態とするかを切替えるものである。スイッチ14及び15は例えばNチャネルトランジスタにより構成されており、スイッチ19及び20は例えばPチャネルトランジスタにより構成されている。

【0032】

図2に示すように、可変キャパシタ12及び13は例えば、MOS型のバラクタ素子である。例えば、可変キャパシタ12を構成するバラクタ素子のSD端子（ソース・ドレイン端子）SDはノードN2に接続され、G端子（ゲート端子）Gは出力端子7に接続されている。同様に、可変キャパシタ13を構成するバラクタ素子のSD端子はノードN3に接続され、G端子は出力端子8に接続されている。そして、各バラクタ素子において、SD端子とG端子との間に容量が形成されている。

【0033】

図3に示すように、バラクタ素子の容量は、SD端子とG端子の間に印加される端子間電圧、即ち、SD端子に対するG端子の電位に依存する。端子間電圧が高くなると、バラクタ素子の容量値は単調増加する。図3において、端子間電圧が負の領域はG端子の電位がSD端子の電位よりも低い領域、即ち、出力端子7の電位がノードN2の電位よりも低い領域であり、端子間電圧が正の領域はG端子の電位がSD端子の電位よりも高い領域、即ち、出力端子7の電位がノードN2の電位よりも高い領域である。

【0034】

次に、このLC-VCO1の動作について説明する。先ず、図1に示すように

、LC-VCO1を電源電位配線VCC及び接地電位配線GNDに接続する。これにより、LC回路部4内の電位が非平衡となり、LC回路部4に電氣的な刺激が印加される。この結果、LC回路部4が、周波数がLC回路部4の共振周波数である交流信号を出力端子7及び8から発振する。このとき、出力端子7及び8から出力される信号は相補信号である。そして、前述の従来のLC-VCOと同様に、出力端子7及び8の電位変化に同期して、負性抵抗部2及び3がLC回路部4に電流を供給する。即ち、負性抵抗部2及び3からなる増幅部が、出力端子7及び8から出力された信号を夫々ハイの電位を電源電位、ロウの電位を接地電位に固定する。これにより、出力端子7及び8からの発振が持続する。

【0035】

このとき、スイッチ14、15、19、20を全てオフにすると、ノードN2及びN3がフローティング状態、即ち高インピーダンス状態となり、可変キャパシタ12及び13が容量として働かなくなる。これにより、容量スイッチ部16全体の容量が極めて小さくなり、LC回路部4の容量が相対的に小さくなる。このため、前記数式1により、出力端子7及び8から出力される出力信号の発振周波数が高くなる。

【0036】

また、スイッチ14及び15をオフにし、スイッチ19及び20をオンとすると、ノードN2及びN3に電源電位が印加される。これにより、可変キャパシタ12及び13を構成するバラクタ素子のSD端子には、電源電位が印加される。一方、これらのバラクタ素子のG端子には、出力端子7及び8から出力される交流信号が印加される。この交流信号電位の時間的な平均値は、電源電位と接地電位の間の値となるため、G端子に印加される電位の平均値は電源電位よりも低くなる。このため、図3に示すように、各バラクタ素子において、端子間電圧、即ち、SD端子に対するG端子の電位は負の値 V_L となり、これらのバラクタ素子の容量値は所定値 C_L となる。これにより、スイッチ14、15、19及び20を全てオフにした場合と比較して、容量スイッチ部16全体の容量が大きくなり、LC回路部4の容量が大きくなる。このため、前記数式1により、出力端子7及び8から出力される出力信号の発振周波数が、スイッチ14、15、19及び

20を全てオフにした場合よりも低くなる。

【0037】

更に、スイッチ14及び15をオンにし、スイッチ19及び20をオフとすると、ノードN2及びN3に接地電位が印加される。これにより、可変キャパシタ12及び13を構成するバラクタ素子のSD端子には、接地電位が印加される。一方、これらのバラクタ素子のG端子には、出力端子7及び8から出力される交流信号が印加される。G端子に印加される電位の平均値は接地電位よりも高くなるため、図3に示すように、各バラクタ素子において、端子間電圧、即ち、SD端子に対するG端子の電位は正の値 V_H をとり、これらのバラクタ素子の容量値は、前記 C_L よりも大きい値 C_H となる。これにより、前述のスイッチ14及び15をオフとし、スイッチ19及び20をオンとした場合と比較して、容量スイッチ部16全体の容量がより一層大きくなり、LC回路部4の容量がより一層大きくなる。このため、前記数式1により、出力端子7及び8から出力される出力信号の発振周波数がより一層低くなる。

【0038】

この結果、図4に示すように、スイッチ14、15、19及び20を全てオフとし、ノードN2及びN3を高インピーダンス状態とすると、VC-LCO1の発振周波数は相対的に高くなる。一方、ノードN1に印加する制御電圧を変化させると、可変キャパシタ10及び11の容量値が変化し、VC-LCO1の発振周波数は連続的に変化する。これにより、VC-LCO1の発振周波数は図4の線21に従うようになる。また、スイッチ14及び15をオフとすると共にスイッチ19及び20をオンとし、ノードN2及びN3の電位を電源電位とすると、VC-LCO1の発振周波数は線21よりも低い線22に従うようになる。更に、スイッチ14及び15をオンとすると共にスイッチ19及び20をオフとし、ノードN2及びN3の電位を接地電位とすると、VC-LCO1の発振周波数は線21及び22よりも低い線23に従うようになる。本実施形態のLC-VCO1における上記以外の動作は、前述の従来のLC-VCO101の動作と同様である。

【0039】

これにより、本実施形態の LC-VCO においては、従来の LC-VCO と比較して、以下に示すような効果が得られる。例えば、図 5 (a) に示すように、従来の LC-VCO において、発振周波数の 2 の可変域 31 及び 32 が相互に離隔しており、可変域 31 と可変域 32 との間にカバーされない周波数帯域 33 が生じてしまっている場合、この従来の LC-VCO の代わりに本実施形態の LC-VCO を使用することにより、図 5 (d) に示すように、カバーされない周波数帯域をなくすることができる。

【0040】

また、図 5 (b) に示すように、従来の LC-VCO において、発振周波数の 2 の可変域 34 及び 35 が相互に接していて 1 の可変域 36 を形成している場合、この従来の LC-VCO の代わりに本実施形態の LC-VCO を使用することにより、図 5 (e) に示すように、可変域 36 の 1.5 倍の可変範囲を持つ可変域 37 を形成することができる。

【0041】

但し、図 5 (b) 及び (e) に示す例では、2 の可変域が相互に接する部分に、制御電圧により連続的に変化させることができない周波数が生じてしまう。これを避けるためには、各可変域をオーバーラップさせることが必要である。図 5 (c) は、従来の LC-VCO において、発振周波数の 2 の可変域 38 及び 39 が相互に重なっている場合を示す。この場合においても、この従来の LC-VCO の代わりに本実施形態の LC-VCO を使用することにより、図 5 (f) に示すように、全体の可変域 40 を拡大することができる。なお、LC-VCO において良好な操作性を得るためには、制御電圧により連続的に変化させることができる可変域のうち、約 (1/2) の領域を、他の可変域とオーバーラップさせることが好ましい。

【0042】

このように、本実施形態に係る LC-VCO 1 においては、スイッチ 14、15、19、20 を開閉することにより、発振周波数を 3 段階に変化させることができる。これにより、図 6 に示すような従来の LC-VCO と比較して、発振周波数の可変幅を大きくすることができる。また、ノード N1 に印加する制御電圧

を変化させることにより、発振周波数を連続的に変化させることができる。この結果、チューニング感度が低いと共に発振周波数の可変幅が大きい LC-VCO を得ることができる。

【0043】

また、本実施形態に係る LC-VCO1 においては、容量スイッチ部 16 を設けることにより、発振周波数の帯域を任意に変化させることができるため、通信システムの誤り訂正等において要求される複数の周波数への対応も容易になる。

【0044】

なお、本実施形態においては、可変キャパシタ 12 及び 13 を構成するバラクタ素子の SD 端子を夫々ノード N2 及び N3 に接続し、G 端子を夫々出力端子 7 及び 8 に接続する例を示したが、逆に接続してもよい。この場合、ノード N2 及び N3 に電源電位を印加すると、ノード N2 及び N3 に接地電位を印加した場合よりも、LC-VCO1 の発振周波数が低くなる。

【0045】

また、LC-VCO1 には容量スイッチ部 16 は 1 個しか設けられていないが、容量スイッチ部 16 を複数個設け、出力端子 7 及び 8 の間に相互に並列に接続してもよい。そして、容量スイッチ部 16 内のスイッチを夫々独立に開閉すれば、LC-VCO1 の発振周波数を 4 水準以上の水準に段階的に変化させることができる。

【0046】

【発明の効果】

以上詳述したように、本発明によれば、第 1 の可変キャパシタの容量値を変化させることにより、出力される交流信号の周波数を連続的に変化させることができると共に、第 1 及び第 2 のスイッチを制御することにより、この交流信号の周波数を 3 段階に変化させることができるため、出力信号の周波数の可変幅が大きい電圧制御発振器を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の実施形態に係る LC-VCO を示す等価回路図である。

【図 2】

可変キャパシタとして使用するバラクタ素子を示す等価回路図である。

【図 3】

横軸にバラクタ素子に印加される端子間電圧をとり、縦軸にこのバラクタ素子の容量値をとって、バラクタ素子の容量値の電圧依存性を示すグラフ図である。

【図 4】

横軸に可変キャパシタに印加される制御電圧をとり縦軸に LC-VCO の発振周波数をとって本実施形態に係る LC-VCO の発振周波数の可変幅を示すグラフ図である。

【図 5】

(a) 乃至 (f) は、夫々横軸に制御電圧をとり縦軸に発振周波数をとって LC-VCO の発振周波数の可変幅を示すグラフ図であり、(a) 乃至 (c) は従来の LC-VCO の可変幅を示し、(d) 乃至 (f) は本実施形態に係る LC-VCO の可変幅を示す。

【図 6】

従来の容量スイッチを設けた LC-VCO を示す等価回路図である。

【図 7】

横軸に可変キャパシタに印加される制御電圧をとり、縦軸に LC-VCO の発振周波数をとって、この従来の LC-VCO における発振周波数の可変幅を示すグラフ図である。

【符号の説明】

- 1、101; LC-VCO
- 2、3; 負性抵抗部
- 4、104; LC 回路部
- 5、6; P チャネルトランジスタ
- 7、8; 出力端子
- 9; インダクタ
- 10、11、12、13; 可変キャパシタ
- 14、15、19、20; スイッチ

16、116；容量スイッチ部

17、18；Nチャネルトランジスタ

21、22、23；線

31、32、34、35、36、37、38、39；可変域

33；カバーされない周波数帯域

40；全体の可変域

112、113；キャパシタ

N1、N2、N3；ノード

GND；接地電位配線

VCC；電源電位配線

V_L 、 V_H ；端子間電圧

C_L 、 C_H ；バラクタ素子の容量値

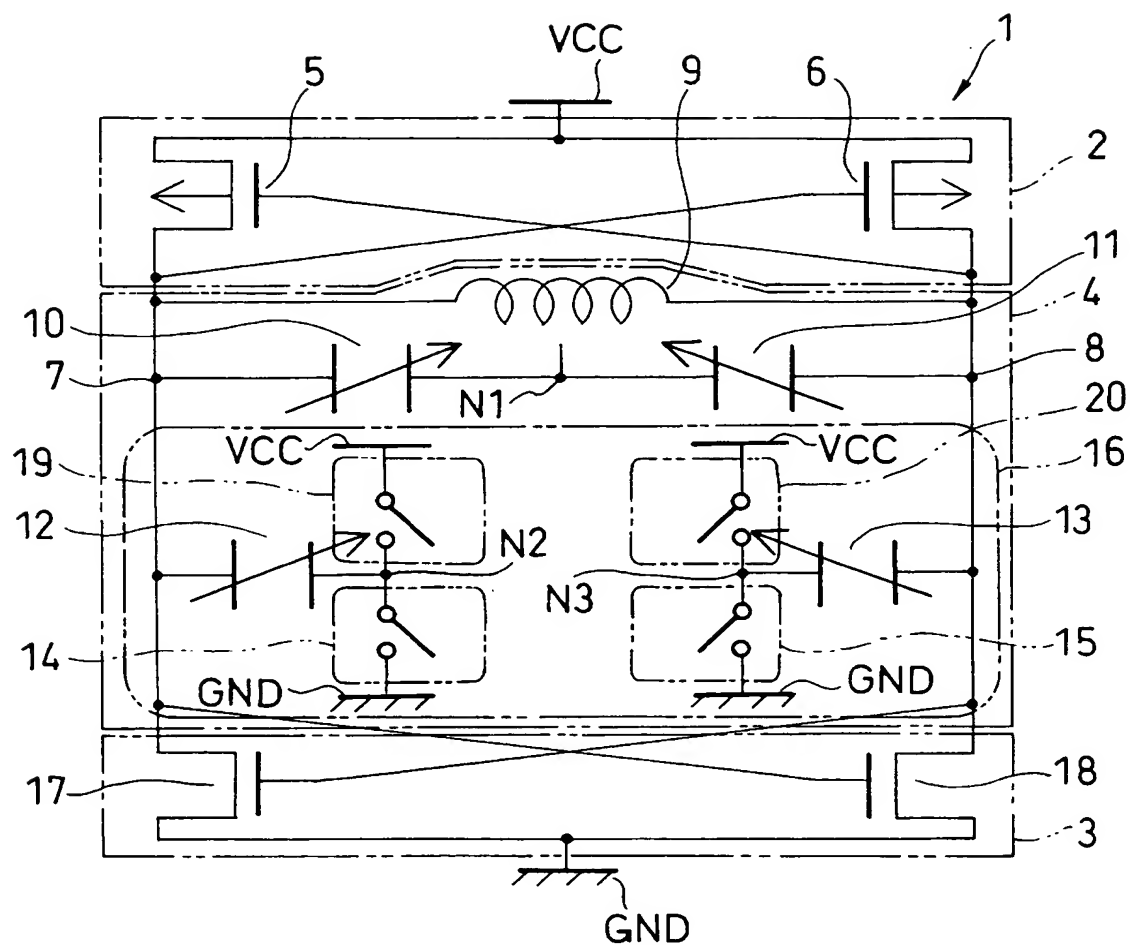
SD；ソース・ドレイン端子

D；ゲート端子

【書類名】

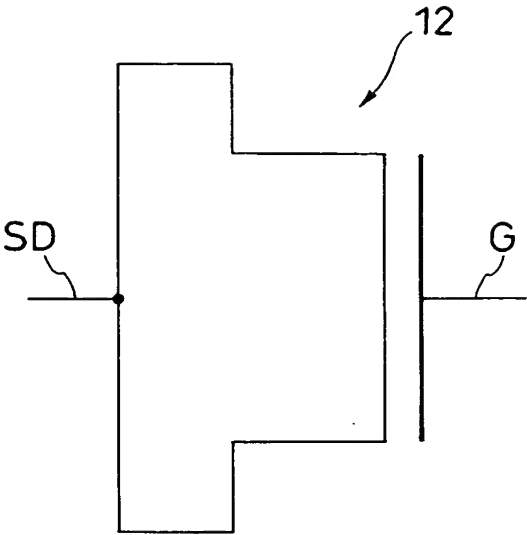
図面

【図 1】

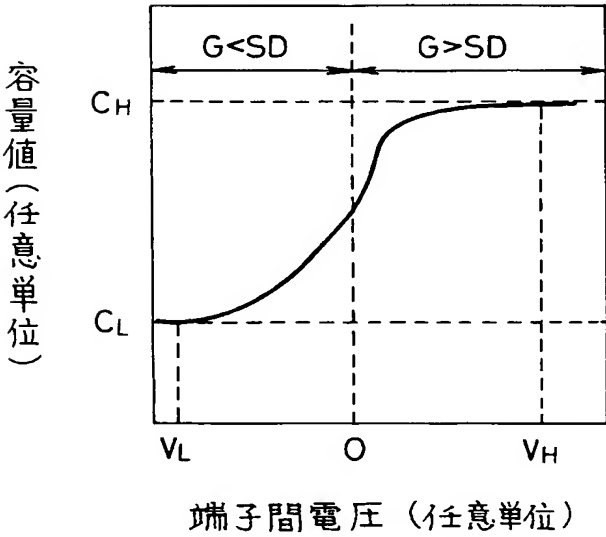


- 1 ; LC-VCO 2、3 ; 負性抵抗部 4 ; LC回路部
 5、6 ; Pチャネルトランジスタ 7、8 ; 出力端子
 9 ; インダクタ 10、11、12、13 ; 可変キャパシタ
 14、15、19、20 ; スイッチ 16 ; 容量スイッチ部
 17、18 ; Nチャネルトランジスタ N1、N2、N3 ; ノード
 GND ; 接地電位配線 VCC ; 電源電位配線

【図 2】

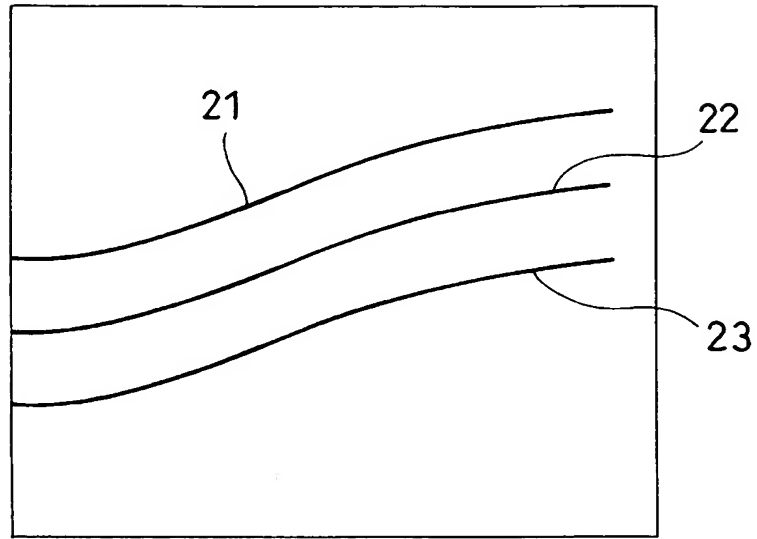


【図 3】



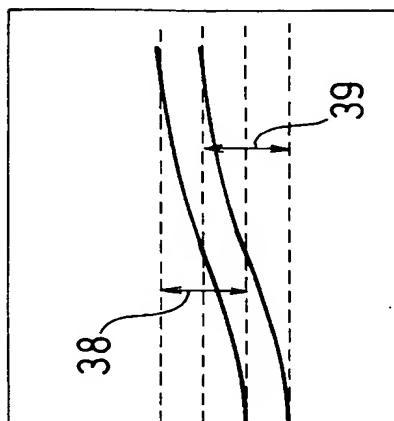
【図 4】

発振周波数(任意単位)



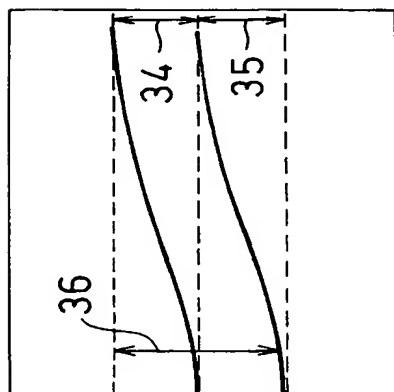
制御電圧(任意単位)

【図 5】



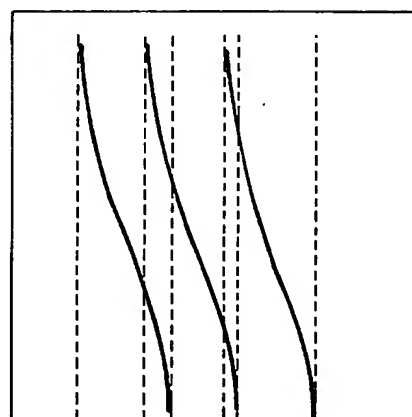
周波数 (任意単位)

制御電圧 (任意単位)
(a)



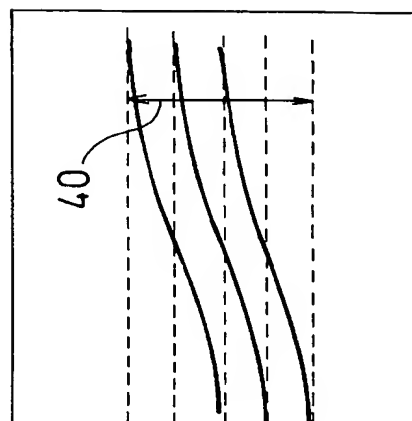
周波数 (任意単位)

制御電圧 (任意単位)
(b)



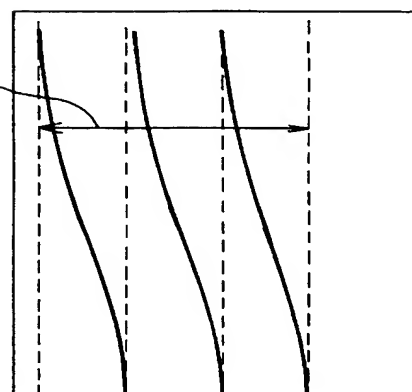
周波数 (任意単位)

制御電圧 (任意単位)
(c)



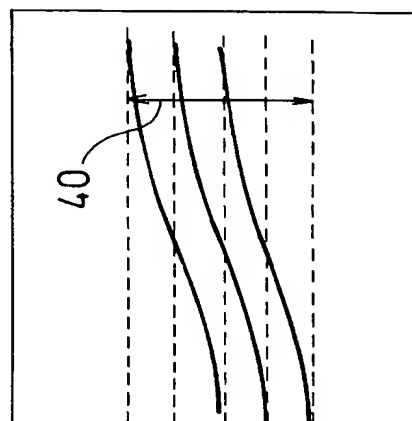
周波数 (任意単位)

制御電圧 (任意単位)
(d)



周波数 (任意単位)

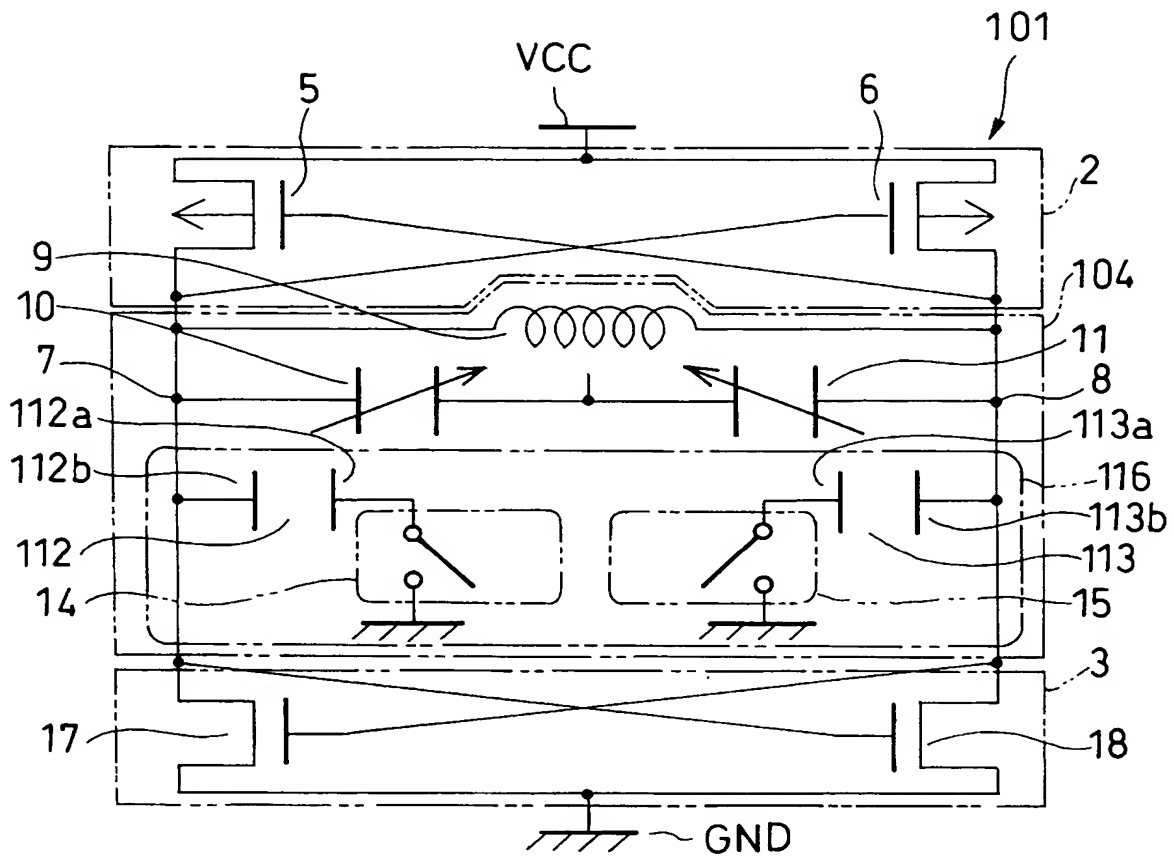
制御電圧 (任意単位)
(e)



周波数 (任意単位)

制御電圧 (任意単位)
(f)

【図6】



101 ; LC-VCO

104 ; LC回路部

112, 113 ; キャパシタ

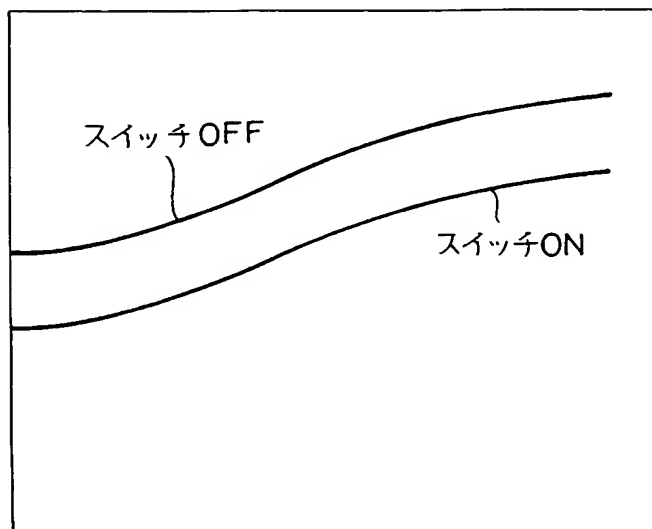
116 ; 容量スイッチ部

112a, 112b, 113a, 113b ; 電極



【図 7】

発振周波数
(任意単位)



制御電圧 (任意単位)



【書類名】

要約書

【要約】

【課題】 発振周波数の可変幅が大きい電圧制御発振器を提供する。

【解決手段】 LC-VCO1に負性抵抗部2、LC回路部4、負性抵抗部3を設ける。LC回路部4には、出力端子7及び8を設け、この出力端子7と出力端子8との間にインダクタ9を接続し、インダクタ9と並列に、可変キャパシタ10及び11を直列に接続する。また、LC回路部4において、出力端子7とノードN2との間に可変キャパシタ12を設け、出力端子8とノードN3との間に可変キャパシタ13を設け、ノードN2及びN3と接地電位配線GNDとの間に夫々スイッチ14及び15を設け、ノードN2及びN3と電源電位配線VCCとの間に夫々スイッチ19及び20を設ける。

【選択図】 図1

認定・付加情報

| | |
|---------|--------------------------|
| 特許出願の番号 | 特願 2 0 0 3 - 0 1 6 3 7 0 |
| 受付番号 | 5 0 3 0 0 1 1 5 3 6 6 |
| 書類名 | 特許願 |
| 担当官 | 第五担当上席 0 0 9 4 |
| 作成日 | 平成 1 5 年 1 月 2 7 日 |

< 認定情報・付加情報 >

| | |
|-------|-------------|
| 【提出日】 | 平成15年 1月24日 |
|-------|-------------|

次頁無

特願 2 0 0 3 - 0 1 6 3 7 0

出 願 人 履 歴 情 報

識別番号

[3 0 2 0 6 2 9 3 1]

1. 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社